

Sterowniki programowalne i regulatory cyfrowe

dr hab. inż. Stefan Brock, prof. PWSZ
<http://zsep.cie.put.poznan.pl>

<mailto:\\Stefan.Brock@gmail.com>
<mailto:\\Stefan.Brock@put.poznan.pl>



Główne zagadnienia

- Budowa i zastosowanie sterowników programowalnych
- Programowanie sterowników programowalnych
- Podłączanie czujników i układów wykonawczych
- Dyskretne algorytmy sterowania
- Sieci miejscowe – w kolejnym semestrze
- Wizualizacja i sterowanie nadrzędne – w ramach studiów II stopnia

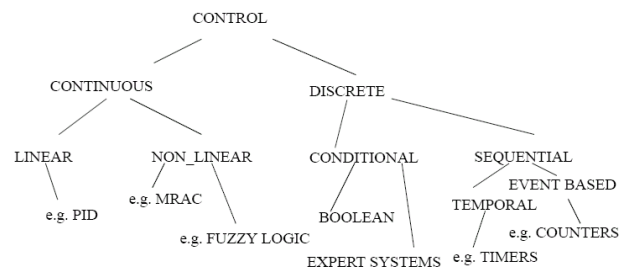
dr hab. inż. Stefan Brock 2014/2015

Literatura

- Materiał wykładowy ;-)
- Materiały uzupełniające, dostępne na stronie WWW - w tym:
„Automating Manufacturing Systems with PLCs” - Jack Hugh, GNU Licence, 846 str.
- Książki - wykaz na przykład na <http://www.plcs.net.pl/>
- „Sterowniki programowalne” S.Brock, R. Muszyński, K. Urbański, K. Zawirski - Wydawnictwo Politechniki Poznańskiej, rok wydania: 2000

dr hab. inż. Stefan Brock 2014/2015

Typy układów sterowania



dr hab. inż. Stefan Brock 2014/2015

Historia sterowników PLC

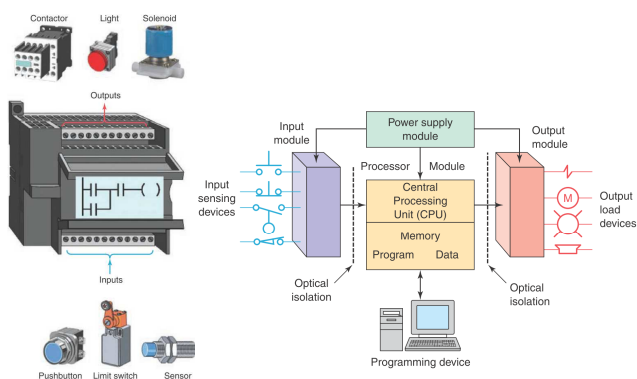
1968 w firmie General Motors ustalono kryteria dla sterownika programowalnego. Celem było zastąpienie drogich i nieelastycznych układów sterowania przekaźnikowego. Główne wymagania to:

- praca w warunkach przemysłowych
- proste programowanie przez dotychczasowych techników i inżynierów
- możliwość wielokrotnego użycia

dr hab. inż. Stefan Brock 2014/2015



dr hab. inż. Stefan Brock 2014/2015



dr hab. inż. Stefan Brock 2014/2015

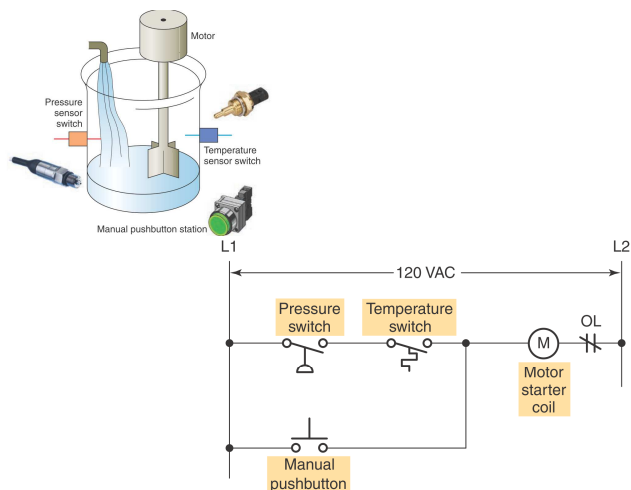


Figure 1-19 Typical wiring connections for a 120 VAC modular configured input module.
Source: Photo courtesy Automation Direct, www.automationdirect.com.

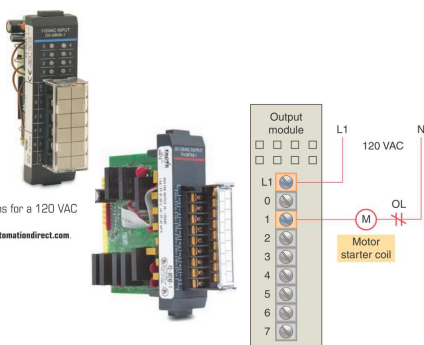


Figure 1-20 Typical wiring connections for a 120 VAC modular configured output module.
Source: Photo courtesy Automation Direct, www.automationdirect.com.

dr hab. inż. Stefan Brock 2014/2015

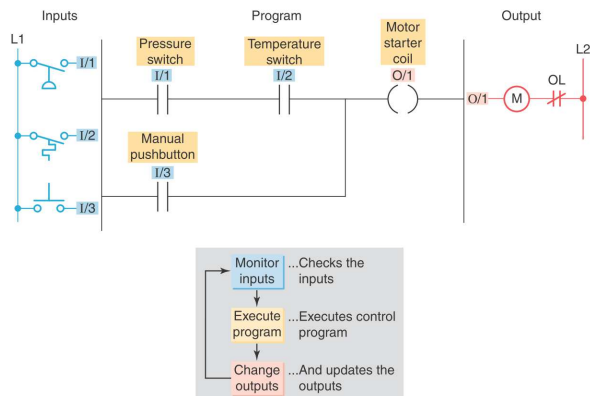


Figure 1-21 Process control PLC ladder logic program with typical addressing scheme.

dr hab. inż. Stefan Brock 2014/2015

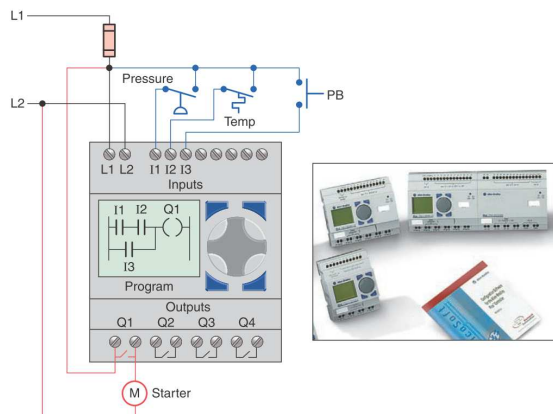


Figure 1-22 Typical wiring required to implement the process control scheme using a fixed PLC controller.
Source: Image Used with Permission of Rockwell Automation, Inc.

IEC 61131-3

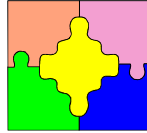
“The best thing that happened to industrial control”

Sugar Lantic on Automation Maillist

dr hab. inż. Stefan Brock 2014/2015

The 6 parts of the IEC 61131 Standard

- 1 General overview, definitions
- 2 Hardware
- 3 Programming Languages
- 4 User Guidelines
- 5 Messaging Service Specification
- 6 *Functional safety*
- 7 Fuzzy Logic
- 8 Application and Implementation of Programming Languages



The IEC 61131-3 Programming Languages

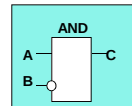
Instruction List

LD	A
ANDN	B
ST	C

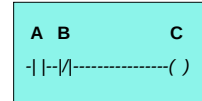
Structured Text

C:= A AND NOT B

Function Block Diagram



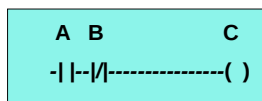
Ladder Diagram



dr hab. inz. Stefan Brock 2014/2015

Ladder Diagram (LD)

- Standardized, rationalized set of relay ladder programming symbols
- Based on well-known North american style of programming, resembling US-type of electrical drawing standard



dr hab. inz. Stefan Brock 2014/2015

Instruction List (IL)



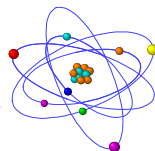
- Single Accumulator based execution model
- Based upon the German 'Anweisungsliste', AWL
- One operation such as storing a value in the accumulator register, is allowed per line

LD	A
ANDN	B
ST	C

dr hab. inz. Stefan Brock 2014/2015

Structured Text (ST)

- High level language, block structured
- Syntax resembles PASCAL
- Complex statements and nested instructions possible
- Support for
 - Iteration loops (REPEAT-UNTIL; WHILE-DO)
 - Conditional execution (IF-THEN-ELSE; CASE)
 - Functions (SQRT(), SIN())

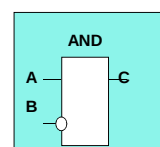


C:= A AND NOT B

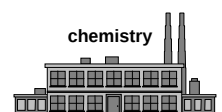
dr hab. inz. Stefan Brock 2014/2015

Function Block Diagram (FBD)

- Graphical language, widely used in Europe
- Allows program elements which appear as blocks to be "wired" together in a form analogous to a circuit diagram
- Used in many applications that involve the flow of information or data between control components

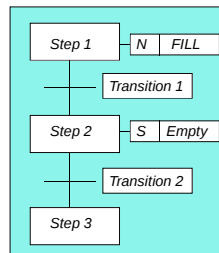


dr hab. inz. Stefan Brock 2014/2015



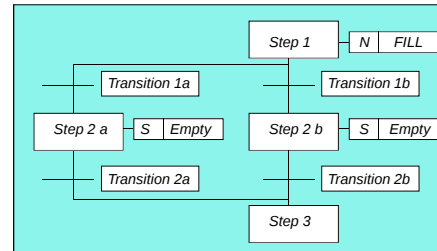
Sequential Function Chart, SFC

- Powerful graphical technique for describing the sequential behaviour of a control program
- Used to partition a control problem
- Shows overview, also suitable for rapid diagnostics
- The basic elements are **STEPS** with **ACTION BLOCKS** and **TRANSITIONS**
- Support for alternative and parallel sequences



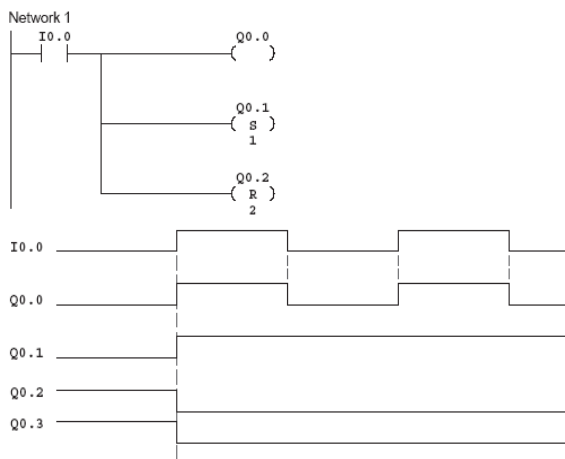
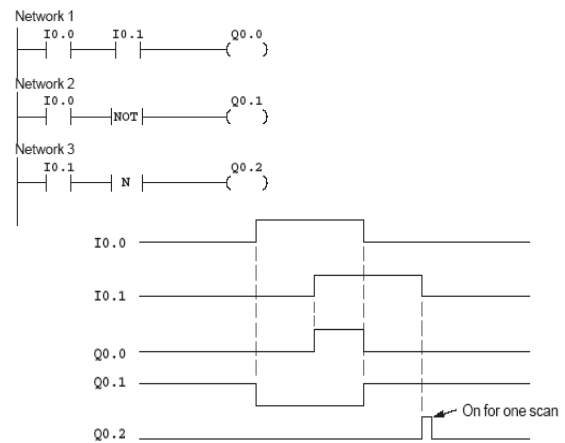
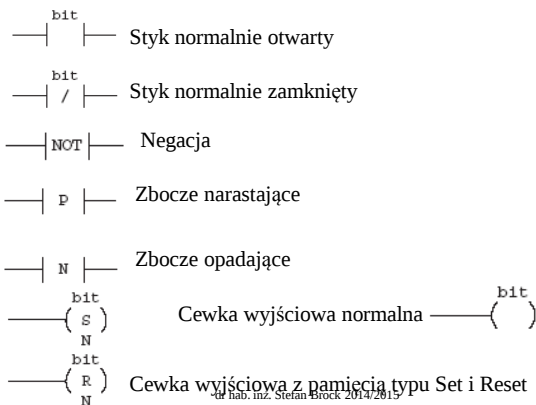
dr hab. inż. Stefan Brock 2014/2015

SFC : alternative sequences



dr hab. inż. Stefan Brock 2014/2015

Elementy języka LD

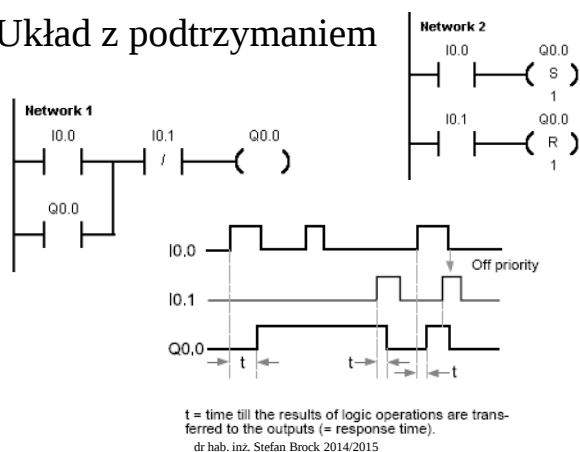


Zasady tworzenia sieci (network, szczebel)

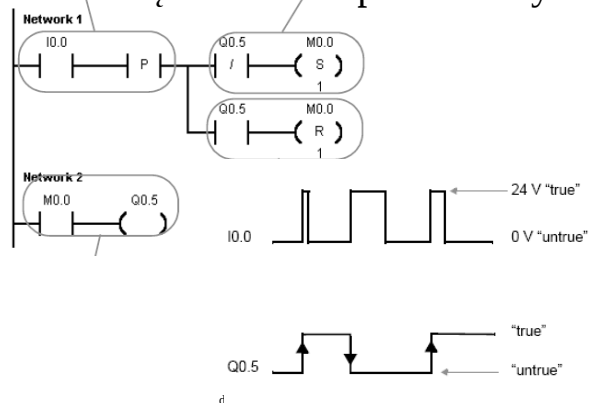
- każdy szczebel może zawierać do 16 linii równoległych, każda linia może zawierać do 16 elementów logicznych połączonych szeregowo,
- ostatnim elementem szeregowego połączenia w danym szczeblu musi być jeden z przekaźników lub blok funkcyjny,
- szczebel może zawierać maksymalnie do 16 przekaźników,
- szczebel musi zawierać przynajmniej jeden styk przed wystąpieniem przekaźnika, bloku funkcyjnego lub połączenia pionowego,
- nie może wystąpić rozgałęzienie mające początek lub koniec wewnątrz innego odgałęzienia:

dr hab. inż. Stefan Brock 2014/2015

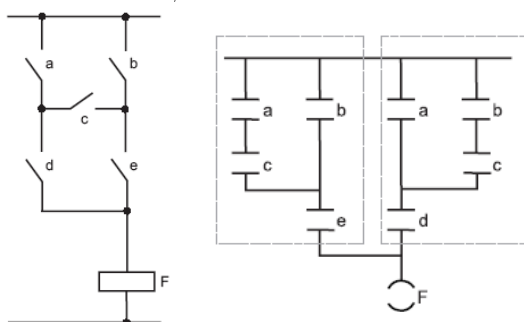
Układ z podtrzymaniem



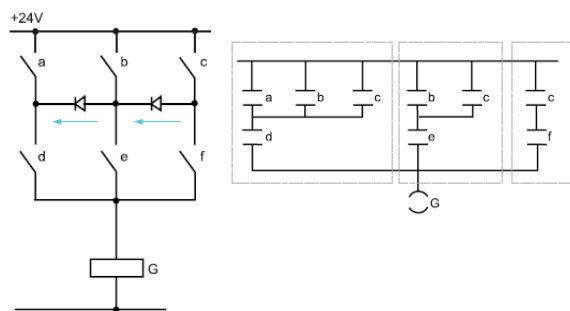
Przełączanie – bit pomocniczy



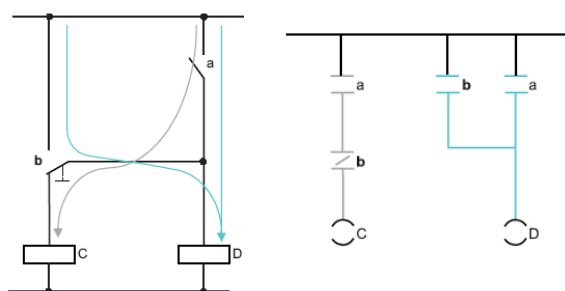
Połączenie mostkowe



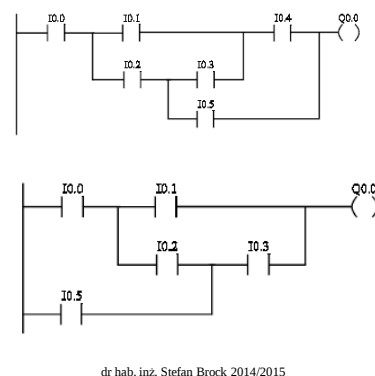
Połączenie z diodami



Przełącznik



Nieprawidłowe



Układy czasowe - timery

Txxx	Timer Type	Resolution in milliseconds (ms)	Maximum Value in seconds (s)	Timer Number
IN TON	TONR	1 ms	32.767 s	T0, T64
PT		10 ms	327.67 s	T1 to T4, T65 to T68
		100 ms	3276.7 s	T5 to T31, T69 to T95
Txxx	TON, TOF	1 ms	32.767 s	T32, T96
IN TONR		10 ms	327.67 s	T33 to T36, T97 to T100
PT		100 ms	3276.7 s	T37 to T63, T101 to T255

Timer zlicza czas, gdy podany zostanie do niego sygnał "IN" i zostaje wyzerowany, gdy sygnał przestaje być aktywny. Po pojawieniu się tego sygnału zliczanie czasu rozpoczyna się od początku. Zakres zliczanych jednostek czasu: +32767. Gdy wartość bieżąca zrówna się z wartością zadaną "PT" timer zostaje uaktywniony, tzn. bit wyjściowy timera "Txxx" ustawia się na "1".
(Timer - On Delay)

Timer typu TON

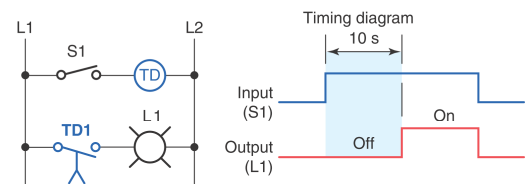


Figure 7-4 On-delay timer circuit that uses a normally open, timed closed (NOTC) contact.

dr hab. inż. Stefan Brock 2014/2015

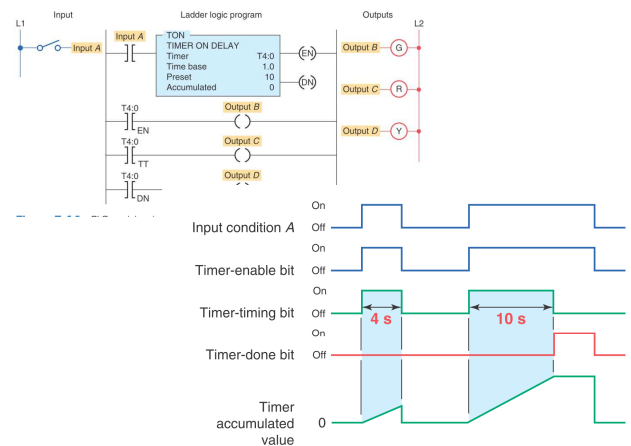
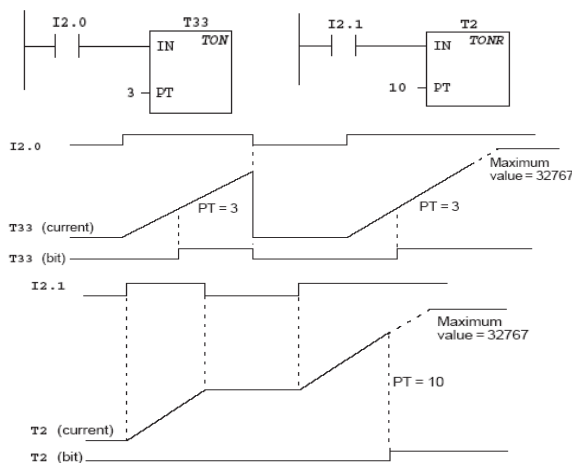


Figure 7-15 Timing diagram for an on-delay timer.

Timer typu TOF

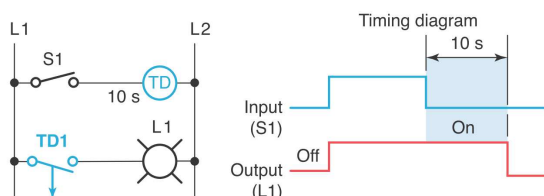
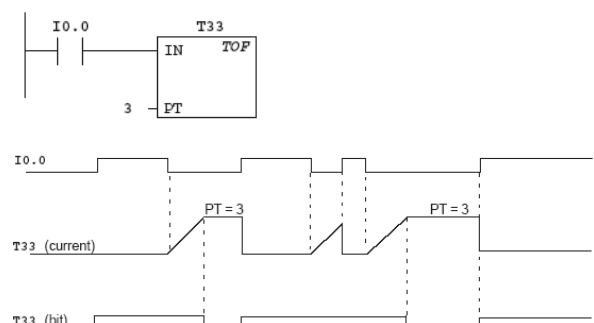
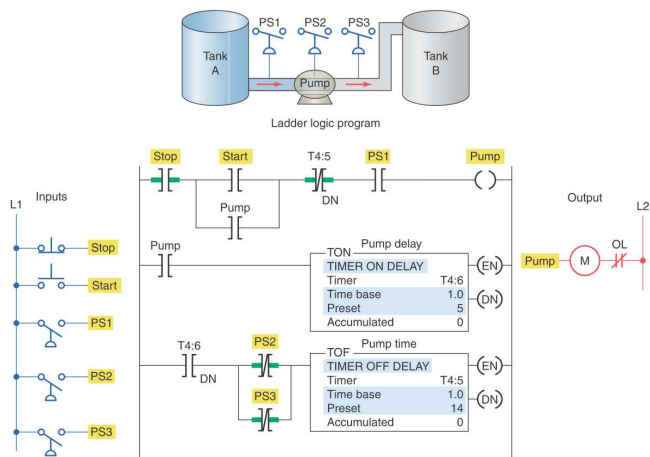


Figure 7-6 Off-delay timer circuit that uses a normally open, timed open (NOTO) contact.



dr hab. inż. Stefan Brock 2014/2015

dr hab. inż. Stefan Brock 2014/2015



dr hab. inż. Stefan Brock 2014/2015

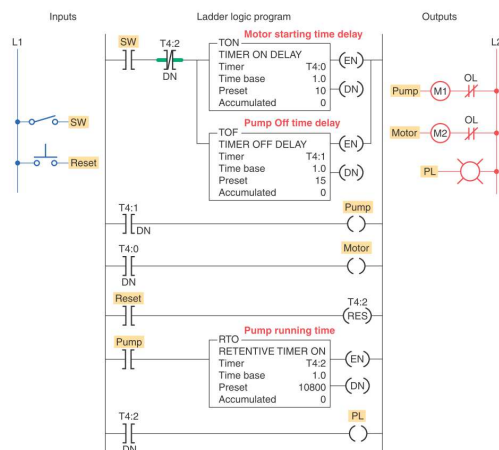
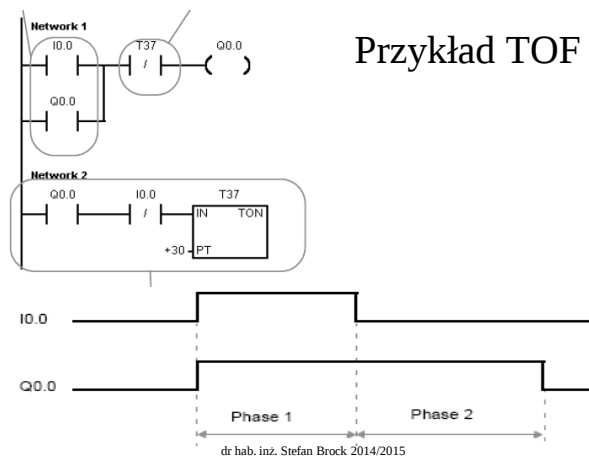
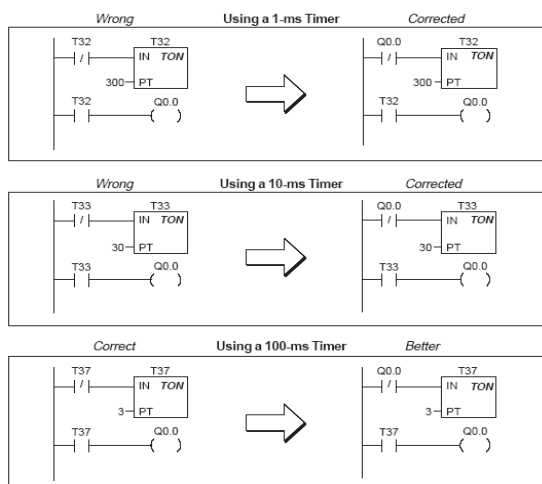


Figure 7-29 Bearing lubrication program.



dr hab. inż. Stefan Brock 2014/2015

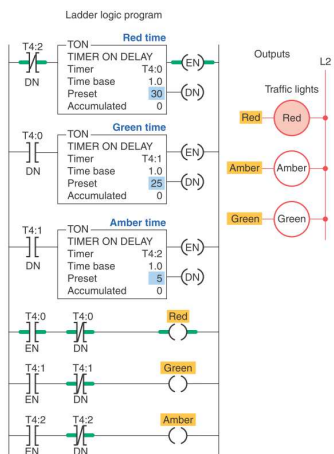
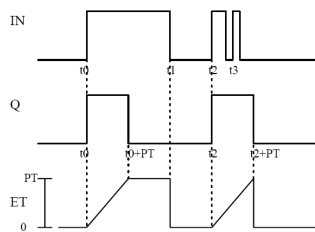


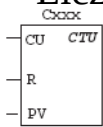
Figure 7-34 Control of traffic lights in one direction.

Timer typu TP

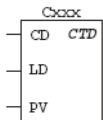
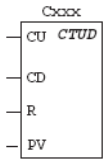


dr hab. inż. Stefan Brock 2014/2015

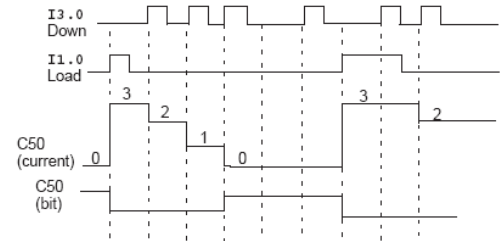
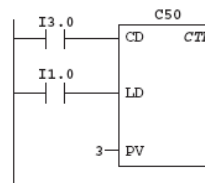
Liczniki – impulsy zewnętrzne



Licznik zliczający w górę służy do zliczania impulsów (zbocze narastające) doprowadzonych do wejścia "CU". Zakres licznika wynosi 32767imp. Licznik jest wyzerowany tak długo, jak długo do wejścia kasującego "R" podany zostaje sygnał. Przy zrównaniu się liczby zliczanych impulsów z wartością zadaną "PV" licznik zostaje uaktywniony, tzn. bit wyjściowy licznika "Cxxx" ustawia się na "1".



dr hab. inż. Stefan Brock 2014/2015



dr hab. inż. Stefan Brock 2014/2015

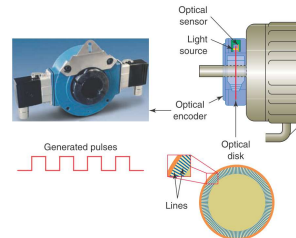
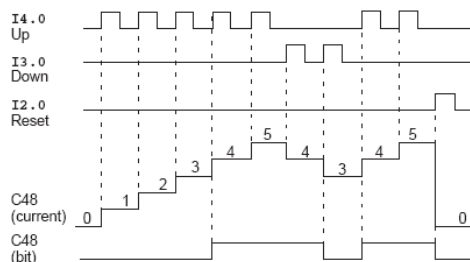
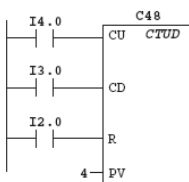
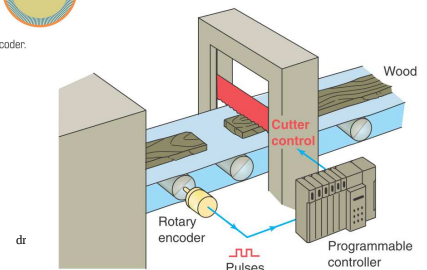


Figure 8-30 Optical incremental encoder.



dr

